

(1) Japanese Patent Application Laid-Open No. 10-91577 (1998)

“Bus Access Right Control System”

The following is an extract relevant to the present application.

5

The present invention relates to a bus access right control system which controls an access right of a bus shared between a plurality of I/O modules, and more particularly, it relates to a bus access right control system consisting of priority control and round robin control in combination.

10 By combining priority control and round robin control, an access is allowed in accordance with the importance levels of the I/O modules.

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平10-91577

(43)公開日 平成10年(1998)4月10日

(51)Int.Cl.
G06F 13/362

識別記号
510

F I
G06F 13/362

510 B

審査請求 未請求 請求項の数 1 O L (全10頁)

(21)出願番号 特願平8-244784

(22)出願日 平成8年(1996)9月17日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 河原暢郎

東京都府中市東芝町1番地 株式会社東芝
府中工場内

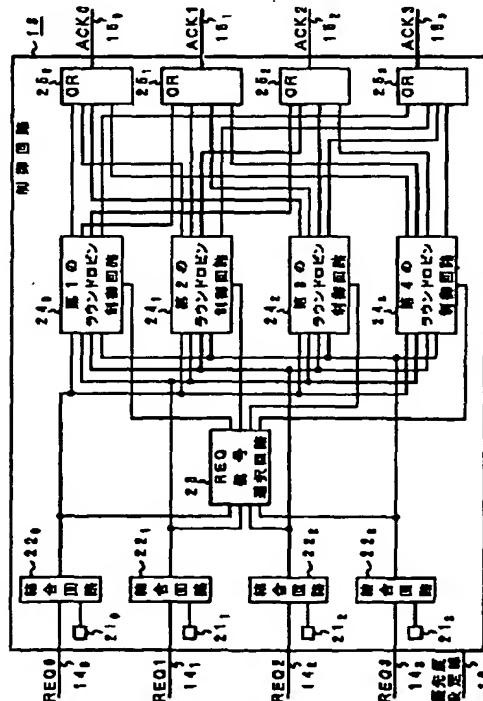
(74)代理人 弁理士 鈴江武彦 (外6名)

(54)【発明の名称】バスアクセス権制御方式

(57)【要約】

【課題】 本発明は、優先度制御とラウンドロビン制御とを組合せ、I/Oモジュールの動作に対応してアクセスを許可し、アクセス権制御の最適化を図る。

【解決手段】 各I/Oモジュール(12₁ ~ 12₄)から各リクエスト信号毎に優先度が書替可能に設定されるレジスタ(21₁ ~ 21₄)を設け、優先度選択手段(23)が、1以上のI/Oモジュールからリクエスト信号を受けたとき、各レジスタに基づいて、最高の優先度のリクエスト信号を選択し、ラウンドロビン制御手段(24₁ ~ 24₄)が、優先度選択手段により1つのリクエスト信号が選択されたとき、当該リクエスト信号のI/Oモジュールに肯定応答を出し、優先度選択手段により2以上のリクエスト信号が選択されたとき、ラウンドロビン制御に基づいて、当該各リクエスト信号のうちでアクセス許可が割合の最低のリクエスト信号のI/Oモジュールに肯定応答を送出するバスアクセス権制御方式。



【特許請求の範囲】

【請求項1】複数のI/Oモジュールに共有されるバスのアクセス権を制御するためのバスアクセス権制御方式において、

前記各I/Oモジュールから個別に受ける各リクエスト信号毎に、当該リクエスト信号の優先度が書替可能に設定される複数のレジスタと、

前記各I/Oモジュールのうち、1つ以上のI/Oモジュールから個別にリクエスト信号を受けたとき、前記各レジスタ内の設定内容に基づいて、前記受けたリクエスト信号のうちで最高の優先度をもつ少なくとも1つのリクエスト信号を選択する優先度選択手段と、

前記優先度選択手段により1つのリクエスト信号が選択されたとき、当該リクエスト信号に対応するI/Oモジュールに肯定応答を送出し、前記優先度選択手段により2つ以上のリクエスト信号が選択されたとき、ラウンドロビン制御に基づいて、当該各リクエスト信号のうちで前記アクセスの許可される割合の最も低いリクエスト信号に対応するI/Oモジュールに肯定応答を送出するラウンドロビン制御手段とを備えたことを特徴とするバスアクセス権制御方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のI/Oモジュールに共有されるバスのアクセス権を制御するバスアクセス権制御方式に係わり、特に、優先度制御とラウンドロビン制御とを組合せてなるバスアクセス権制御方式に関する。

【0002】

【従来の技術】従来、複数のI/Oモジュールがバスを共有する場合、所定の方式でバスのアクセス権を制御するバスアクセス制御方式が用いられている。この種のバスアクセス制御方式には、アクセス優先度固定方式及びラウンドロビン方式があり、夫々広く用いられている。

【0003】アクセス優先度固定方式は、予め各I/Oモジュールに対してアクセス権の優先度を決定し、この優先度に従ってアクセス権を制御する方式である。一方、ラウンドロビン方式は、各I/Oモジュールのバスアクセスの割合を均等になるように、1度バスアクセスの許可されたI/Oモジュールに対し、次のサイクルでアクセスの優先度を最も低くする方式である。

【0004】

【発明が解決しようとする課題】しかしながら以上のようなバスアクセス権制御方式では、アクセス優先度固定方式又はラウンドロビン方式のいずれにしても、I/Oモジュールの動作に応じて適切にアクセスを許可することが困難である問題がある。

【0005】優先度固定方式の場合、各リクエスト信号REQ0～REQ3の優先度がREQ0>REQ1>REQ2>REQ3のとき、REQ0とREQ2とが同時

に出力されると、REQ0を出力したI/Oモジュールが必ずバスを取得する。このように優先度固定方式の場合、常にREQ2は後回しにされるため、REQ2の処理が極めて実行されにくいという問題がある。

【0006】一方、ラウンドロビン方式の場合、各リクエスト信号REQ0～REQ3の優先度が等しいとき、REQ0に対応するI/Oモジュールがバスを取得した次のサイクルにおいて、REQ0とREQ1とが同時に出力されたとき、アクセス割合を均等化するため、REQ1を出力したI/Oモジュールがアクセスを許可される。このようにラウンドロビン方式の場合、REQ0～REQ3が平均的にアクセスを許可されるものの、必ずしも動作の状況には適合しない可能性がある。

【0007】また、これら各リクエスト信号REQ0～REQ3の優先度を考慮してシステムを設計するが、I/Oモジュールの動作状況に対応して各リクエスト信号REQ0～REQ3の相互間で優先度が逆転する場合があるので、常に最適な優先度で動作するシステムを設計することは極めて困難となっている。

【0008】本発明は上記実情を考慮してなされたもので、優先度制御とラウンドロビン制御とを組合せることにより、I/Oモジュールの動作の重要度に対応してアクセスを許可し、アクセス権制御を最適化し得るバスアクセス権制御方式を提供することを目的とする。また、本発明の第2の目的は、各I/Oモジュールの優先度を考慮せずに、システムを設計し得るバスアクセス権制御方式を提供することにある。

【0009】

【課題を解決するための手段】本発明は、複数のI/Oモジュールに共有されるバスのアクセス権を制御するためのバスアクセス権制御方式において、前記各I/Oモジュールから個別に受ける各リクエスト信号毎に、当該リクエスト信号の優先度が書替可能に設定される複数のレジスタと、前記各I/Oモジュールのうち、1つ以上のI/Oモジュールから個別にリクエスト信号を受けたとき、前記各レジスタ内の設定内容に基づいて、前記受けたリクエスト信号のうちで最高の優先度をもつ少なくとも1つのリクエスト信号を選択する優先度選択手段と、前記優先度選択手段により1つのリクエスト信号が選択されたとき、当該リクエスト信号に対応するI/Oモジュールに肯定応答を送出し、前記優先度選択手段により2つ以上のリクエスト信号が選択されたとき、ラウンドロビン制御に基づいて、当該各リクエスト信号のうちで前記アクセスの許可される割合の最も低いリクエスト信号に対応するI/Oモジュールに肯定応答を送出するラウンドロビン制御手段とを備えたバスアクセス権制御方式である。

(作用)従って、本発明は以上のような手段を講じたことにより、各I/Oモジュールから個別に受ける各リクエスト信号毎に、当該リクエスト信号の優先度が書替可

能に設定される複数のレジスタを設け、優先度選択手段が、各I/Oモジュールのうち、1つ以上のI/Oモジュールから個別にリクエスト信号を受けたとき、各レジスタ内の設定内容に基づいて、受けたリクエスト信号のうちで最高の優先度をもつ少なくとも1つのリクエスト信号を選択し、ラウンドロビン制御手段が、優先度選択手段により1つのリクエスト信号が選択されたとき、当該リクエスト信号に対応するI/Oモジュールに肯定応答を送出し、優先度選択手段により2つ以上のリクエスト信号が選択されたとき、ラウンドロビン制御に基づいて、当該各リクエスト信号のうちでアクセスの許可される割合の最も低いリクエスト信号に対応するI/Oモジュールに肯定応答を送出するので、優先度制御とラウンドロビン制御とを組合せることにより、I/Oモジュールの動作の重要度に対応してアクセスを許可し、アクセス権制御を最適化させることができ、さらに、各I/Oモジュールの優先度を考慮せずに、システムを設計することができる。

【0010】

【発明の実施の形態】以下、本発明の一実施の形態について図面を参照して説明する。図1は本発明の一実施の形態に係るバスアクセス権制御方式の適用されたアクセス制御システムの構成を模式的に示すブロック図であり、図2はこのアクセス制御システム内の制御回路の構成を示す回路ブロック図である。このアクセス制御システムは、共通のバス10にメモリ11及び4つのI/Oモジュール12, ~12, が接続され、各I/Oモジュール12, ~12, が制御回路13に接続されている。なお、以下の説明中でも添字0~3は、夫々各I/Oモジュール12, ~12, に対応する要素を示している。また、説明中の添字iは、添字0~3のうちで対応する任意のものを示している。

【0011】ここで、制御回路13は、4本のREQ(リクエスト)信号線14, ~14, が個別に各I/Oモジュール12, ~12, に接続され、同様に、4本のACK(肯定応答)信号線15, ~15, が個別に各I/Oモジュール12, ~12, に接続され、且つ1本の優先度設定線16がI/Oモジュール12, に接続されている。

【0012】具体的には、制御回路13は、図2に示すように、各REQ信号線14, ~14, 每に、レジスタ21, ~21, に接続された結合回路22, ~22, を備え、各結合回路22, ~22, の出力側が夫々REQ信号選択回路23の入力側及び第1~第4のラウンドロビン制御回路24, ~24, の入力側に並列に接続され、且つREQ信号選択回路23の出力側が各ラウンドロビン制御回路24, ~24, の入力側に接続されている。各ラウンドロビン制御回路24, ~24, の出力側は夫々4つのOR回路25, ~25, の入力側に並列に接続され、各OR回路25, ~25, の出力側は前述し

た各ACK信号線15, ~15, に個別に接続されている。

【0013】各レジスタ21, ~21, は、各結合回路22, ~22, に個別に接続され、優先度が書替可能に設定されている。各結合回路22, ~22, は、夫々対応するリクエスト信号REQ0~3とレジスタ21, ~21, 内の優先度とを結合させて優先度付REQ信号P0~P3を生成し、夫々優先度付REQ信号P0~P3をREQ信号選択回路23及び各ラウンドロビン制御回路24, ~24, に与えるものである。

【0014】REQ信号選択回路23は、各結合回路22, ~22, から受ける各優先度付REQ信号P0~P3に基づいて、最高の優先度をもつ優先度付REQ信号Piを選択し、この選択した優先度付REQ信号Piに対応するラウンドロビン制御回路24, に有効信号を与える一方、非選択の優先度付REQ信号Pに対応するラウンドロビン制御回路24に無効信号を与えるものである。

【0015】第1~第4のラウンドロビン制御回路24, ~24, は、互いに同様の構成のため、第1のラウンドロビン制御回路24, を例に上げて説明し、他の第2~第4のラウンドロビン制御回路24, ~24, は第1のラウンドロビン制御回路24, との相違点を説明する。

【0016】第1のラウンドロビン制御回路24, は、REQ信号選択回路23から有効信号を受けたとき、各結合回路22, ~22, から個別に受ける優先度付REQ信号P0~P3に基づいて、カウンタ21, ~21, の設定の第1番目に高い優先度をもつ1以上の優先度付REQ信号Pを予備的に選択してこの予備選択した1以上

の優先度付REQ信号Pにラウンドロビン制御を実行し、この実行の結果、最終的に選択した1つの優先度付REQ信号Pに対応するOR回路25, ~25, のいずれかに向けて肯定応答信号ACK0~ACK3のいずれかを送出するものである。なお、第1のラウンドロビン制御回路は、REQ信号選択回路から無効信号を受けたとき、上記処理を実行せず、全ての肯定応答信号ACK0~ACK3を送出しない。

【0017】また、第2のラウンドロビン制御回路24, は、REQ信号選択回路23から有効信号を受けたとき、カウンタ21, ~21, の設定の第2番目に高い優先度をもつ1以上の優先度付REQ信号Pについて、第1のラウンドロビン制御回路24, と同様の処理を実行するものである。第3のラウンドロビン制御回路24, は、も同様に、REQ信号選択回路23から有効信号を受けたとき、カウンタ21, ~21, の設定の第3番目に高い優先度をもつ1以上の優先度付REQ信号Pについて、第1のラウンドロビン制御回路24, と同様の処理を実行するものである。第4のラウンドロビン制御回路24, は、も同様に、REQ信号選択回路23から有効信号

を受けたとき、カウンタ 21, ~21, の設定の第4番目に高い優先度をもつ1以上の優先度付REQ信号Pについて、第1のラウンドロビン制御回路24, と同様の処理を実行するものである。

【0018】また、各OR回路25, ~25, は、各ラウンドロビン制御回路24, ~24, のいずれかから受けた肯定応答信号ACK0~ACK3のいずれかを、対応するI/Oモジュール25, ~25, に向けて通過さ

せるものである。

【0019】次に、以上のようなアクセス制御システムの動作を図3の流れ図を用いて説明するが、各リクエスト信号REQ0~3及びその優先度により、異なる動作を実行するため、次の表1に示す5つのケースC1~C5に場合分けして述べる。

【0020】

【表1】

信号名	優先度	ケース				
		C1	C2	C3	C4	C5
リクエスト信号REQ0	1	○	-	○	-	-
リクエスト信号REQ1	2	-	○	○	○	○
リクエスト信号REQ2	2	-	-	○	-	○
リクエスト信号REQ3	3	-	-	-	○	-

○: リクエスト有り
-: リクエスト無し

【0021】なお、表1中、優先度（又は優先順位）は、“1”が最高であり、以下、“2”、“3”となるに従い、低下するものとする。また、各優先度は、予めI/Oモジュール12, から優先度設定線16を介して各レジスタ21, ~21, に設定済となっており、さらにI/Oモジュール12, から優先度設定線16を介して個別に書替え可能となっている。

（ケースC1）入力されたリクエスト信号が1本であり、且つこのリクエスト信号REQ0と同一の優先度が他のリクエスト信号REQ1~REQ3には設定されていない場合の動作を説明する。

【0022】いま、制御回路13では、I/Oモジュール12, からリクエスト信号REQ0を受けたとする（ST1）。結合回路22, では、このリクエスト信号REQ0と所定の優先度“1”とを組合せて優先度付REQ信号P0を作成し、この優先度付REQ信号P0をREQ信号選択回路23及び各ラウンドロビン制御回路24, ~24, に与える。

【0023】REQ信号選択回路23は、各結合回路22, ~22, から受ける優先度付REQ信号P0~P3のうちで最高の優先度をもつ優先度付REQ信号Pを選択するが、今回、1つの優先度付REQ信号P0のみ入力されたので（ST2）、当該優先度付REQ信号P0を選択する。また、REQ信号選択回路23は、この選択した優先度付REQ信号P0に対応する第1のラウンドロビン制御回路24, に有効信号を与える一方、非選択の第2乃至第4のラウンドロビン制御回路24, ~24, に無効信号を与える。

【0024】第1のラウンドロビン制御回路24, では、この有効信号を受けたとき、各カウンタ21, ~2

1, の設定で最高の優先度をもつ優先度付REQ信号Pについてラウンドロビン制御を実行するが、この場合、最高の優先度は1つしか設定されてないので（ST3）、当該入力された優先度付REQ信号P0に対応するOR回路25, に向けて、バスアクセスを許可する旨の肯定応答信号ACK0を送出する（ST4）。

【0025】この肯定応答信号ACK0は、OR回路25, を通過してI/Oモジュール12, に到達し、I/Oモジュール12, のバスアクセスを許可する。これにより、I/Oモジュール12, では、共通のバス10を占有する。

【0026】一方、他の第2乃至第4のラウンドロビン制御回路24, ~24, は、無効信号を受けるので、動作せず、すなわち、肯定応答信号ACK1~ACK3を送出しない。

【0027】以上述べたようにケースC1の場合、入力したリクエスト信号が1本だけであり、このリクエスト信号REQ0と同一の優先度“1”が他のリクエスト信号REQ1~REQ3には設定されてないため、アクセスを許可するだけで動作を終了する。

（ケースC2）入力されたリクエスト信号は1本だけであるが、このリクエスト信号REQ1と同一の優先度“2”が他の入力されないリクエスト信号REQ2にも設定されている場合の動作を説明する。

【0028】いま、制御回路13では、前述同様に、I/Oモジュール12, からリクエスト信号REQ1を受けたとする（ST1）。結合回路22, では、このリクエスト信号REQ1と所定の優先度“2”とを組合せて優先度付REQ信号P1を作成し、この優先度付REQ信号P1をREQ信号選択回路23及び各ラウンドロビ

ン制御回路 24, ~24, に与える。

【0029】REQ信号選択回路 23 は、各結合回路 2, ~22, から受ける優先度付 REQ信号 P0~P3 のうちで最高の優先度をもつ優先度付 REQ信号 P を選択するが、この場合、1つの優先度付 REQ信号 P1 のみ入力されたので (ST2)、当該優先度付 REQ信号 P1 を選択する。また、REQ信号選択回路 23 は、この選択した優先度付 REQ信号 P1 に対応する第2のラウンドロビン制御回路 24, に有効信号を与える一方、非選択の第1、第3及び第4のラウンドロビン制御回路 24, , 24, , 24, に無効信号を与える。

【0030】第2のラウンドロビン制御回路 24, では、この有効信号を受けたとき、各カウンタ 21, ~21, 内で第2番目の優先度 “2” をもつ優先度付 REQ 信号についてラウンドロビン制御を実行する。

【0031】この場合、第2のラウンドロビン制御回路では、第2番目の優先度は2つも設定されているので (ST3)、入力された優先度付 REQ 信号 P1 に対応するOR回路 25, に向けて肯定応答信号 ACK1 を送出すると (ST5)、次回のアクセス制御のため、今回入力されない方の第2番目の優先度をもつ優先度付 REQ 信号 P2 の優先権を、今回入力された優先度付 REQ 信号 P1 の優先権よりも高くする (ST6)。

【0032】これにより、次回のアクセス制御の際に、今回入力されなかつた方の第2番目の優先度をもつ優先度付 REQ 信号 P2 は、バスアクセスの許可を得やすくなる。

【0033】以下、前述同様に、第2のラウンドロビン制御回路 24, から送出された肯定応答信号 ACK1 は、OR回路 25, を通過して I/O モジュール 12, に到達し、I/O モジュール 12, のバスアクセスを許可する。

【0034】これにより、I/O モジュール 12, では、共通のバス 10 を占有する。一方、他の第1、第3及び第4のラウンドロビン制御回路 24, , 24, , 24, は、無効信号を受けるので、動作せず、すなわち、肯定応答信号 ACK0~ACK3 を送出しない。

【0035】以上述べたようにケース C2 の場合、入力したリクエスト信号は1本だけであるが、このリクエスト信号 REQ1 と同一の優先度が他の入力されないリクエスト信号 REQ2 にも設定されているため、入力されたリクエスト信号 REQ1 に対応してアクセスを許可する一方、今回入力されなかつたリクエスト信号 REQ2 の優先権を高くし、次のサイクルでは、同一優先度であっても、今回入力されない方のリクエスト信号 REQ2 に対応するアクセスを許可し易くする。

(ケース C3) 入力されたリクエスト信号は3本である。詳しくは、最高の優先度 “1” をもつ1本のリクエスト信号 REQ0 と、第2番目の優先度 “2” をもつ2本のリクエスト信号 REQ1, REQ2 とが同時に入力

されたものとする。

【0036】いま、制御回路 13 では、前述同様に、各 I/O モジュール 12, ~12, からリクエスト信号 REQ0, REQ1, REQ2 を個別に受けたとする (ST1)。各結合回路 22, ~22, では、夫々リクエスト信号 REQ0~REQ2 と各々対応する優先度とを組合せて夫々優先度付 REQ 信号 P0~P2 を作成し、各優先度付 REQ 信号 P0~P2 を REQ 信号選択回路 23 及び各ラウンドロビン制御回路 24, ~24, に与える。

【0037】REQ 信号選択回路 23 は、各結合回路 2, ~22, から受ける優先度の異なる複数の優先度付 REQ 信号 P0~P2 のうち (ST2, ST7)、最高の優先度をもつ優先度付 REQ 信号 P0 を選択し、この選択した優先度付 REQ 信号 P0 に対応する第1のラウンドロビン制御回路 24, に有効信号を与える一方、非選択の第2乃至第4のラウンドロビン制御回路 24, ~24, に無効信号を与える。

【0038】第1のラウンドロビン制御回路 24, では、この有効信号を受けたとき、各カウンタ 21, ~21, の設定で最高の優先度をもつ優先度付 REQ 信号についてラウンドロビン制御を実行するが、この場合、最高の優先度は1つしか設定されてないので (ST8)、当該入力された優先度付 REQ 信号 P0 に対応するOR回路 25, に向けて、バスアクセスを許可する旨の肯定応答信号 ACK0 を送出する (ST9)。

【0039】この肯定応答信号 ACK0 は、OR回路 25, を通過して I/O モジュール 12, に到達し、I/O モジュール 12, のバスアクセスを許可する。これにより、I/O モジュール 12, では、共通のバス 10 を占有する。

【0040】一方、他の第2乃至第4のラウンドロビン制御回路 24, ~24, は、無効信号を受けるので、動作せず、すなわち、肯定応答信号 ACK0~ACK3 を送出しない。

【0041】以上述べたようにケース C3 の場合、入力された3本のリクエスト信号のうち、リクエスト信号 REQ0 の優先度がリクエスト信号 REQ1 及び REQ2 の優先度よりも高いため、リクエスト信号 REQ0 の要求が許可される。このとき、次のサイクルにおけるリクエスト信号 REQ1, REQ2 の間の優先権は変わらない。

(ケース C4) 入力されたリクエスト信号は2本だけであるが、これらの内の1本のリクエスト信号と同一の優先度が他の入力されないリクエスト信号にも設定されている場合の動作を説明する。

【0042】いま、制御回路 13 では、前述同様に、各 I/O モジュール 12, , 12, からリクエスト信号 REQ1, REQ3 を個別に受けたとする (ST1)。各結合回路 22, , 22, では、夫々リクエスト信号 REQ

Q 1, REQ 3 と各々対応する優先度とを組合せて夫々優先度付REQ信号P 1, P 3を作成し、各優先度付REQ信号P 1, P 3をREQ信号選択回路2 3及び各ラウンドロビン制御回路2 4, ~ 2 4, に与える。

【0043】REQ信号選択回路2 3は、各結合回路2 1, , 2 2, から受ける優先度の異なる複数の優先度付REQ信号P 1, P 3のうち(ST 2, ST 7)、最高の優先度をもつ優先度付REQ信号P 1を選択し、この選択した優先度付REQ信号に対応する第2のラウンドロビン制御回路2 4, に有効信号を与える一方、非選択の第1、第3及び第4のラウンドロビン制御回路2 4, , 2 4, , 2 4, に無効信号を与える。

【0044】第2のラウンドロビン制御回路2 4, では、この有効信号を受けたとき、第2番目の優先度をもつ優先度付REQ信号についてラウンドロビン制御を実行する。

【0045】この場合、第2のラウンドロビン制御回路2 4, では、カウンタ2 1, ~ 2 1, 内で第2番目の優先度が2つも設定されているので、入力された優先度付REQ信号P 1に対応するOR回路2 5, に向けて肯定応答信号ACK 1を送出すると(ST 1 0)、次回のアクセス制御のため、今回入力されない方の第2番目の優先度をもつ優先度付REQ信号P 2の優先権を、今回入力された優先度付REQ信号P 1の優先権よりも高くする(ST 1 1)。

【0046】これにより、次回のアクセス制御の際に、今回入力されなかつた方の第2番目の優先度をもつ優先度付REQ信号P 2は、バスアクセスの許可を得やすくなる。

【0047】以下、前述同様に、第2のラウンドロビン制御回路2 4, から送出された肯定応答信号ACK 1は、OR回路2 5, を通過してI/Oモジュール1 2, に到達し、I/Oモジュール1 2, のバスアクセスを許可する。

【0048】これにより、I/Oモジュール1 2, では、共通のバス1 0を占有する。一方、他の第1、第3及び第4のラウンドロビン制御回路2 4, , 2 4, , 2 4, は、無効信号を受けるので、動作せず、すなわち、肯定応答信号ACK 0~ACK 3を送出しない。

【0049】以上述べたようにケースC 4の場合、入力された2本のリクエスト信号のうち、リクエスト信号REQ 1の優先度がリクエスト信号REQ 3よりも優先度が高いため、リクエスト信号REQ 1の方にアクセスが許可される。また、リクエスト信号REQ 1と同一の優先度が他の入力されないリクエスト信号REQ 2にも設定されていたため、次のサイクルではリクエスト信号REQ 2の方がリクエスト信号REQ 1よりも優先権を高くするように、制御される。

(ケースC 5) 入力された2本のリクエスト信号の優先度が“2”で互いに同一である場合の動作を説明する。

【0050】いま、制御回路1 3では、前述同様に、各I/Oモジュール1 2, , 1 2, からリクエスト信号REQ 1, REQ 2を個別に受けたとする(ST 1)。各結合回路2 1, , 2 1, では、夫々リクエスト信号REQ 1, REQ 2と各々対応する優先度とを組合せて夫々優先度付REQ信号P 1, P 2を作成し、各優先度付REQ信号P 1, P 2をREQ信号選択回路2 3及び各ラウンドロビン制御回路2 4, ~ 2 4, に与える。

【0051】REQ信号選択回路2 3は、各結合回路2 1, , 2 1, から受ける同一の優先度をもつ2本の優先度付REQ信号P 1, P 2のうち(ST 2, ST 7)、最高の優先度をもつ2本の優先度付REQ信号P 1, P 2を予備的に選択し、これら選択した各優先度付REQ信号P 1, P 2に対応する第2のラウンドロビン制御回路2 4, に有効信号を与える一方、非選択の第1、第3及び第4のラウンドロビン制御回路2 4, , 2 4, , 2 4, に無効信号を与える。

【0052】第2のラウンドロビン制御回路2 4, では、この有効信号を受けたとき、第2番目の優先度をもつ優先度付REQ信号についてラウンドロビン制御を実行する。

【0053】この場合、第2のラウンドロビン制御回路2 4, では、第2番目の優先度が2つも設定され、且つこれらの優先度をもつ優先度付REQ信号P 1, P 2が2つとも入力されているので、両信号P 1, P 2のうち、優先権の高い方を選択し、選択した例えは優先度付REQ信号P 1に対応するOR回路2 5, 向けに肯定応答信号ACK 1を送出すると(ST 1 2)、次回のアクセス制御のため、今回非選択とした方の第2番目の優先度をもつ優先度付REQ信号P 2の優先権を、今回選択した優先度付REQ信号P 1の優先権よりも高くする(ST 1 3)。

【0054】これにより、次回のアクセス制御の際に、今回非選択とした方の第2番目の優先度をもつ優先度付REQ信号P 2は、バスアクセスの許可を得やすくなる。以下、前述同様に、第2のラウンドロビン制御回路2 4, から送出された肯定応答信号ACK 1は、OR回路2 5, を通過してI/Oモジュール1 2, に到達し、I/Oモジュール1 2, のバスアクセスを許可する。

【0055】これにより、I/Oモジュール1 2, では、共通のバス1 0を占有する。一方、他の第1、第3及び第4のラウンドロビン制御回路2 4, , 2 4, , 2 4, は、無効信号を受けるので動作せず、すなわち、肯定応答信号ACK 0~ACK 3を送出しない。

【0056】以上述べたようにケースC 5の場合、入力された2本のリクエスト信号REQ 1, REQ 2の優先度が“2”で互いに同一であるが、ラウンドロビン制御回路2 4, により、優先権の高い方のリクエスト信号REQ 1にアクセスが許可される。

【0057】上述したように本実施の形態によれば、各

I/Oモジュール12, ~12, から個別に受ける各リクエスト信号REQ0~REQ3毎に、当該リクエスト信号の優先度が書替え可能に設定される複数のレジスタ21, ~21, を設け、REQ信号選択回路23が、各I/Oモジュール12, ~12, のうちの1つ以上から個別にリクエスト信号REQに相当する優先度付REQ信号を受けたとき、各レジスタ21, ~21, 内の設定内容に基づいて、受けた優先度付REQ信号のうちで最高の優先度をもつ少なくとも1つの優先度付REQ信号を選択し、ラウンドロビン制御回路24, ~24, のうちで有効信号を受けたものでは、REQ信号選択回路23により1つの優先度付REQ信号が選択されたとき(C1~C4)、当該選択された優先度付REQ信号に対応するI/Oモジュール12, に肯定応答信号ACKiを送出し、REQ信号選択回路23により2つ以上の優先度付REQ信号が選択されたとき(C5)、ラウンドロビン制御に基づいて、当該各優先度付REQ信号のうちでアクセスの許可される割合の最も低い優先度付REQ信号を選択すると共にこの選択した優先度付REQ信号に対応するI/Oモジュール12, に肯定応答信号ACKiを送出する。

【0058】このように、優先度制御とラウンドロビン制御とを組合せることにより、I/Oモジュール12, ~12, の動作の重要度に対応してアクセスを許可するので、アクセス権制御を最適化させることができる。

【0059】また、互いに同一の優先度が2つ以上設定されたとき、今回は入力された方の優先度付REQ信号又は高い優先権をもつ優先度付REQ信号を選択するが、このとき、非選択とした方の優先度付REQ信号の優先権を、今回選択した方の優先度付REQ信号よりも高くすることにより、次回のアクセス制御の際に、今回非選択とした方の第2番目の優先度をもつ優先度付REQ信号P2はバスアクセスの許可を得やすくなるので、同一優先度のI/Oモジュール12間でアクセスの許可される割合を平均化することができる。

【0060】さらに、本実施の形態によれば、各レジスタ21, ~21, に優先度を書替え可能に設定するので、例えばシステム動作中に、I/Oモジュール12, の優先度を一定時間だけ最高にする等、自由に優先度を変更することができる。また、これにより、設計者は、システム設計の際に、接続対象機器の種類やその使用頻度などに対応する各I/Oモジュール12, ~12, の優先度を考慮せずに、システムを設計することができる。

(他の実施の形態) なお、上記実施形態に記載した手法は、コンピュータに実行させることのできるプログラムとして、磁気ディスク(フロッピーディスク、ハードディスクなど)、光ディスク(CD-ROM, DVDなど)、半導体メモリなどの記憶媒体に格納して頒布する

こともできる。その他、本発明はその要旨を逸脱しない範囲で種々変形して実施できる。

【0061】

【発明の効果】以上説明したように本発明によれば、各I/Oモジュールから個別に受ける各リクエスト信号毎に、当該リクエスト信号の優先度が書替え可能に設定される複数のレジスタを設け、優先度選択手段が、各I/Oモジュールのうち、1つ以上のI/Oモジュールから個別にリクエスト信号を受けたとき、各レジスタ内の設定内容に基づいて、受けたリクエスト信号のうちで最高の優先度をもつ少なくとも1つのリクエスト信号を選択し、ラウンドロビン制御手段が、優先度選択手段により1つのリクエスト信号が選択されたとき、当該リクエスト信号に対応するI/Oモジュールに肯定応答を出し、優先度選択手段により2つ以上のリクエスト信号が選択されたとき、ラウンドロビン制御に基づいて、当該各リクエスト信号のうちでアクセスの許可される割合の最も低いリクエスト信号に対応するI/Oモジュールに肯定応答を送出するので、優先度制御とラウンドロビン制御とを組合せることにより、I/Oモジュールの動作の重要度に対応してアクセスを許可し、アクセス権制御を最適化させることができ、さらに、各I/Oモジュールの優先度を考慮せずに、システムを設計できるバスアクセス権制御方式を提供できる。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係るバスアクセス権制御方式の適用されたアクセス制御システムの構成を模式的に示すブロック図

【図2】同実施の形態におけるアクセス制御システム内の制御回路の構成を示す回路ブロック図

【図3】同実施の形態における動作を説明するための流れ図

【符号の説明】

10…バス

11…メモリ

12, ~12, …I/Oモジュール

13…制御回路

14, ~14, …REQ信号線

15, ~15, …ACK信号線

40 16…優先度設定線

21, ~21, …レジスタ

22, ~22, …結合回路

23…REQ信号選択回路

24, ~24, …ラウンドロビン制御回路

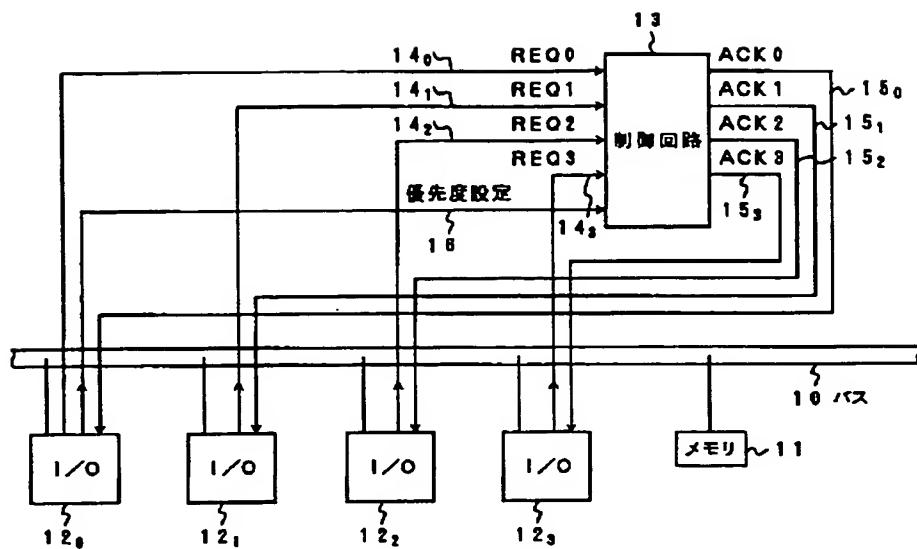
25, ~25, …OR回路

REQ0~REQ3…リクエスト信号

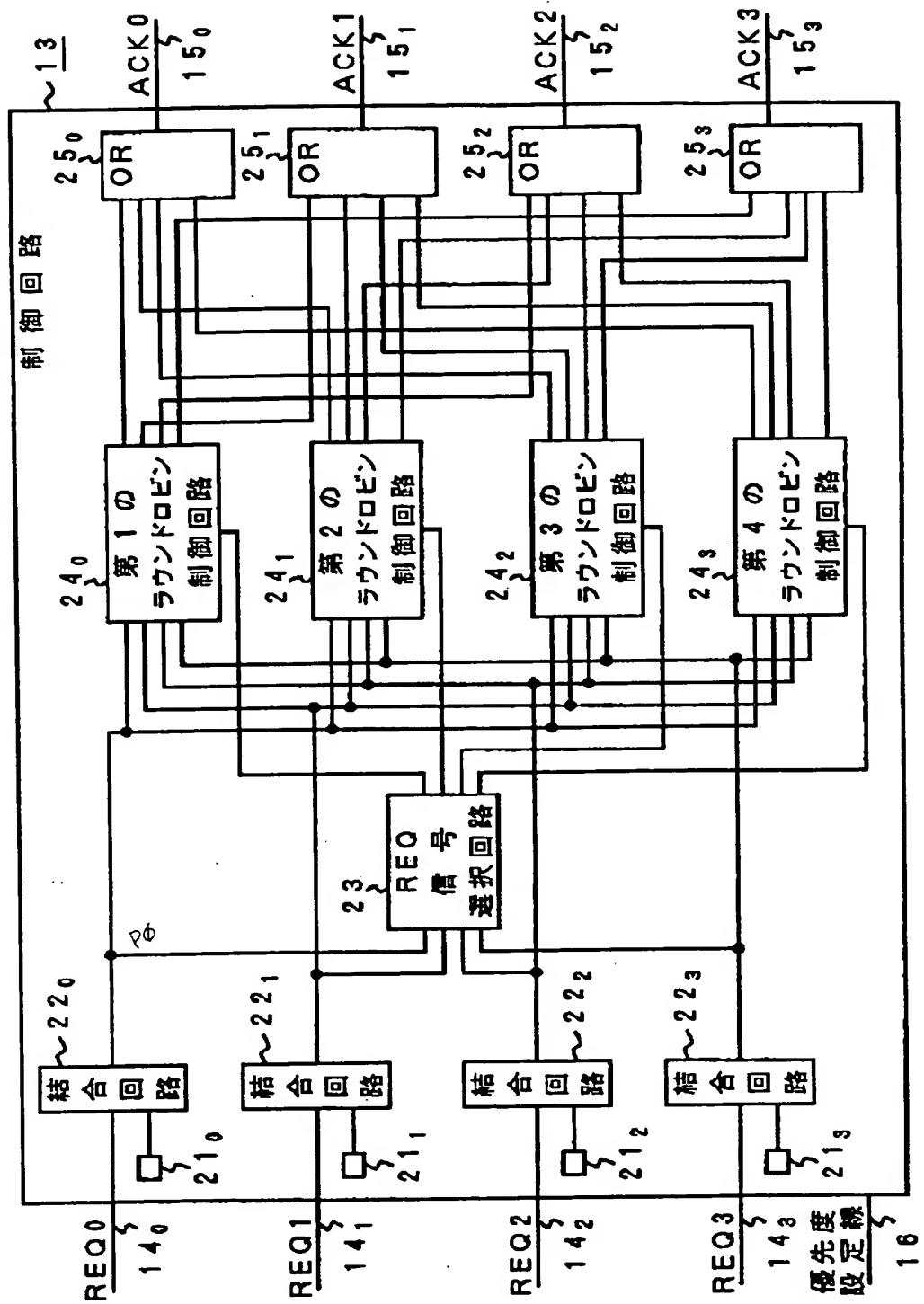
P0~P3…優先度付REQ(リクエスト)信号

ACK0~ACK3…肯定応答信号

【図1】



【図 2】



【図3】

